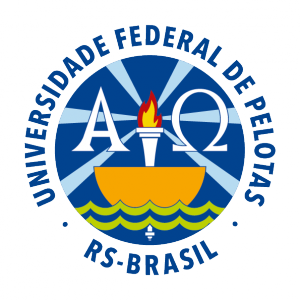
Universidade Federal de Pelotas



Simulação de Caches

Mateus Brugnaroto

Vinicius Renato Rocha Geraldo

Pelotas-RS, 4 de outubro de 2018.

**Tarefa 1 – Verificar o efeito da associatividade**

**Benchmark GCC\_2**

Instruções Executada 263913441

Instruções L/S Executadas 97415861

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
|  |  | **Mapeamento Direto** | **Conjunto Associativo** |  | **Conjunto Associativo** |  | **Totalmente** |
| **Parâmetros** |  |  | **(2 way)** |  | **(4 way)** |  | **Associativa** |
|  |  | *Cache Instruções* | *Cache Instruções* |  | *Cache Instruções* |  | *Cache Instruções* |
| *<nsets>* | 64 | | 32 | 16 | | 1 | |
| *<bsize>* |  | 128 | 128 |  | 128 |  | 128 |
| *<assoc>* | 1 | | 2 | 4 | | 64 | |
| *<repl>* |  | l | l |  | l |  | l |
| Misses |  | 12705651 | 12351751 |  | 11926813 |  | 11877074 |
| Miss\_rate |  | 4,81% | 4,68% |  | 4,52% |  | 4,50% |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **Parâmetros** |  | **Mapeamento Direto** | **Conjunto Associativo** |  | **Conjunto Associativo** |  | **Totalmente** |
|  |  |  | **(2 way)** |  | **(4 way)** |  | **Associativa** |
|  |  | *Cache Dados* | *Cache Dados* |  | *Cache Dados* |  | *Cache Dados* |
| *<nsets>* |  | 64 | 32 |  | 16 |  | 1 |
| *<bsize>* |  | 128 | 128 |  | 128 |  | 128 |
| *<assoc>* | 1 | | 2 | 4 | |  | 64 |
| *<repl>* |  | l | l |  | l |  | l |
| Misses |  | 5897075 | 3332375 |  | 2564212 |  | 2081252 |
| Miss\_rate |  | 6,01% | 3,40% |  | 2,61% |  | 2,12% |

**Benchmark IJPEG\_2**

Instruções Executadas 555677520

Instruções L/S Executadas 141855362

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
|  |  | **Mapeamento Direto** | **Conjunto Associativo** |  | **Conjunto Associativo** |  | **Totalmente** |
| **Parâmetros** |  |  | **(2 way)** |  | **(4 way)** |  | **Associativa** |
|  |  | *Cache Instruções* | *Cache Instruções* |  | *Cache Instruções* |  | *Cache Instruções* |
| *<nsets>* | 64 | | 32 | 16 | | 1 | |
| *<bsize>* |  | 128 | 128 |  | 128 |  | 128 |
| *<assoc>* | 1 | | 2 | 4 | | 64 | |
| *<repl>* |  | l | l |  | l |  | l |
| Misses |  | 1352267 | 843703 |  | 757828 |  | 856606 |
| Miss\_rate |  | 0,24% | 0,15% |  | 0,14% |  | 0,15% |

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **Parâmetros** |  | **Mapeamento Direto** | **Conjunto Associativo** |  | **Conjunto Associativo** |  | **Totalmente** |
|  |  |  | **(2 way)** |  | **(4 way)** |  | **Associativa** |
|  |  | *Cache Dados* | *Cache Dados* |  | *Cache Dados* |  | *Cache Dados* |
| *<nsets>* |  | 64 | 32 |  | 16 |  | 1 |
| *<bsize>* |  | 128 | 128 |  | 128 |  | 128 |
| *<assoc>* | 1 | | 2 | 4 | |  | 64 |
| *<repl>* |  | l | l |  | l |  | l |
| Misses |  | 7479261 | 3244625 |  | 2850799 |  | 1190050 |
| Miss\_rate |  | 5,26% | 2,28% |  | 2,01% |  | 0,84% |

**Resumo:**

* Benchmark GCC\_2:
  + Instrução:

|  |  |  |
| --- | --- | --- |
| POSIÇÃO | MAPEAMENTO | PORCENTAGEM (MISS RATE) |
| 1º | TOTALMENTE ASSOCIATIVO | 4,50% |
| 2º | ASSOCIATIVO (4-VIAS) | 4,52% |
| 3º | ASSOCIATIVO (2-VIAS) | 4,68% |
| 4º | DIRETO | 4,81% |

* + Dados:

|  |  |  |
| --- | --- | --- |
| POSIÇÃO | MAPEAMENTO | PORCENTAGEM (MISS RATE) |
| 1º | TOTALMENTE ASSOCIATIVO | 2,12% |
| 2º | ASSOCIATIVO (4-VIAS) | 2,61% |
| 3º | ASSOCIATIVO (2-VIAS) | 3,40% |
| 4º | DIRETO | 6,01% |

* + Gráfico:

.

* Benchmark JPEG\_2:
  + Instrução:

|  |  |  |
| --- | --- | --- |
| POSIÇÃO | MAPEAMENTO | PORCENTAGEM (MISS RATE) |
| 1º | ASSOCIATIVO (4-VIAS) | 0,14% |
| 2º | TOTALMENTE ASSOCIATIVO | 0,15% |
| 2º | ASSOCIATIVO (2-VIAS) | 0,15% |
| 4º | DIRETO | 0,24% |

* + Dados:

|  |  |  |
| --- | --- | --- |
| POSIÇÃO | MAPEAMENTO | PORCENTAGEM (MISS RATE) |
| 1º | TOTALMENTE ASSOCIATIVO | 0,84% |
| 2º | ASSOCIATIVO (4-VIAS) | 2,01% |
| 3º | ASSOCIATIVO (2-VIAS) | 2,28% |
| 4º | DIRETO | 5,26% |

* + Gráfico:

Verificou-se nas simulações que no mapeamento associativo de 4-vias obteve-se melhor/maior desempenho/equilíbrio em relação as instruções e dados para os benchmarks estudados. O aumento do grau de associatividade resulta, em geral, na redução da taxa de faltas. Como há um aumento no número de palavras em blocos, a localidade espacial da cache é melhor explorada. Blocos muito grandes (ex. totalmente associativos) aumentam a localidade espacial, mas diminuem a localidade temporal. Nas aplicações demostradas nas tabelas de dados acima, esse decréscimo na localidade temporal resultou em aumento no número de miss. Está de acordo com o que foi visto em aula.

**Tarefa 2 – Verificar o efeito da política de substituição**

.

**Benchmark GCC\_2**

Instruções Executadas 263913441

Instruções L/S Executadas 97415861

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  | **Totalmente Associativa** |  | **Totalmente Associativa** | **Totalmente Associativa** | |
| **Parâmetros** | **+ LRU** |  | **+ FIFO** | **+ RANDOM** | |
|  | *Cache Instruções* |  | *Cache Instruções* | *Cache Instruções* | |
| *<nsets>* | 1 |  | 1 | 1 |  |
| *<bsize>* | 32 |  | 32 | 32 |  |
| *<assoc>* | 32 |  | 32 | 32 |  |
| *<repl>* | l |  | f | r |  |
| Misses | 51066871 |  | 51720955 | 51050381 |  |
| Replacement | 51066839 |  | 51720923 | 51050349 |  |
| Miss\_rate | 19,35% |  | 19,60% | 19,34% |  |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Parâmetros** | **Totalmente Associativa** |  | **Totalmente Associativa** | **Totalmente Associativa** | |
|  | **+ LRU** |  | **+ FIFO** | **+ RANDOM** | |
|  | *Cache Dados* |  | *Cache Dados* | *Cache Dados* | |
| *<nsets>* | 1 |  | 1 | 1 |  |
| *<bsize>* | 32 |  | 32 | 32 |  |
| *<assoc>* | 32 |  | 32 | 32 |  |
| *<repl>* | l |  | f | r |  |
| Misses | 10251578 |  | 11775586 | 12997993 |  |
| Replacement | 10251546 |  | 11775554 | 12997961 |  |
| Miss\_rate | 10,45% |  | 12% | 13,25% |  |

**Benchmark IJPEG\_2**

Instruções Executadas 555677520

Instruções L/S Executadas 141855362

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  | **Totalmente Associativa** |  | **Totalmente Associativa** | **Totalmente Associativa** | | |
| **Parâmetros** | **+ LRU** |  | **+ FIFO** | **+ RANDOM** | | |
|  | *Cache Instruções* |  | *Cache Instruções* | *Cache Instruções* | | |
| *<nsets>* | 1 |  | 1 | 1 |  |
| *<bsize>* | 32 |  | 32 | 32 |  |
| *<assoc>* | 32 |  | 32 | 32 |  |
| *<repl>* | l |  | f | r |  |
| Misses | 53981854 |  | 54118841 | 37691010 |  |
| Replacement | 53981822 |  | 54118809 | 37690978 |  |
| Miss\_rate | 9,72% |  | 9,74% | 6,78% |  |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Parâmetros** | **Totalmente Associativa** |  | **Totalmente Associativa** | **Totalmente Associativa** | |
|  | **+ LRU** |  | **+ FIFO** | **+ RANDOM** | |
|  | *Cache Dados* |  | *Cache Dados* | *Cache Dados* | |
| *<nsets>* | 1 |  | 1 | 1 |  |
| *<bsize>* | 32 |  | 32 | 32 |  |
| *<assoc>* | 32 |  | 32 | 32 |  |
| *<repl>* | l |  | f | R |  |
| Misses | 13720534 | > | 15418236 | 16616701 |  |
| Replacement | 13720502 |  | 15418204 | 16616669 |  |
| Miss\_rate | 9,66% |  | 10,85% | 11,70% |  |

**Resumo:**

* Benchmark GCC\_2:
  + Instrução:

|  |  |  |
| --- | --- | --- |
| POSIÇÃO | SUBSTUÍÇÃO | PORCENTAGEM (MISS RATE) |
| 1º | RANDOM | 19,34% |
| 2º | LRU | 19,35% |
| 3º | FIFO | 19,60% |

* + Dados:

|  |  |  |
| --- | --- | --- |
| POSIÇÃO | SUBSTUÍÇÃO | PORCENTAGEM (MISS RATE) |
| 1º | LRU | 10,45% |
| 2º | FIFO | 12,00% |
| 3º | RADOM | 13,25% |

* + Gráfico:



* Benchmark JPEG\_2:
  + Instrução:

|  |  |  |
| --- | --- | --- |
| POSIÇÃO | SUBSTUÍÇÃO | PORCENTAGEM (MISS RATE) |
| 1º | RANDOM | 6,78% |
| 2º | LRU | 9,72% |
| 2º | FIFO | 9,74% |

* + Dados:

|  |  |  |
| --- | --- | --- |
| POSIÇÃO | SUBSTUÍÇÃO | PORCENTAGEM |
| 1º | LRU | 2,05% |
| 2º | FIFO | 2,12% |
| 3º | RADOM | 2,21% |

* + Gráfico:



Como pode ser analisado nas tabelas, o algoritmo de substituição random teve leve vantagem no benchmark gcc\_2 e uma satisfatória vantagem no benchmark jpeg\_2 em relação as outras em relação as instruções. Para essas aplicações a CPU fez requisições de memória que seriam descartadas pelos algoritmos LRU e FIFO, já que foram requisitadas instruções mais antigas. Com o random não descartou essas instruções, ele menor taxa de miss.

No caso para dados, o algoritmo de substituição LRU teve vantagem também nos dois casos. Isso pois, a CPU não necessitou de blocos de dados muito diferentes, o que manteve praticamente sempre os mesmos dados na cache, ocasionando um maior número de acerto. Logo que, o sistema do algoritmo LRU escolhe o bloco que menos foi utilizado recentemente e o remove. Isso faz com que fiquem na Cache aqueles blocos que são acessados mais vezes nos últimos instantes.

**Tarefa 3 – Verificar o efeito do tamanho de bloco**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Benchmark** | **GCC\_2** | | | |
| **Instruções Executadas** | 263913441 | | | |
| **Instruções L/S Executadas** | 97415861 | | | |
| **Parâmetros** | **Mapeamento Direto** | **Mapeamento Direto** | **Mapeamento Direto** | **Mapeamento Direto** |
| **Tam. Bloco = 16 bytes** | **Tam. Bloco = 32 bytes** | **Tam. Bloco = 64 bytes** | **Tam. Bloco = 128 bytes** |
| *Cache Instruções* | *Cache Instruções* | *Cache Instruções* | *Cache Instruções* |
| *<nsets>* | 128 | 64 | 32 | 16 |
| *<bsize>* | 16 | 32 | 64 | 128 |
| *<assoc>* | 1 | 1 | 1 | 1 |
| *<repl>* | l | l | l | l |
| Misses | 70482650 | 43146862 | 28216496 | 19494928 |
| Miss\_rate | 26,71% | 16,35% | 10,69% | 7,39% |
| **Parâmetros** | **Mapeamento Direto**  **Tam. Bloco = 16 bytes** | **Mapeamento Direto**  **Tam. Bloco = 32 bytes** | **Mapeamento Direto**  **Tam. Bloco = 64 bytes** | **Mapeamento Direto**  **Tam. Bloco = 128 bytes** |
| *Cache Dados* | *Cache Dados* | *Cache Dados* | *Cache Dados* |
| *<nsets>* | 128 | 64 | 32 | 16 |
| *<bsize>* | 16 | 32 | 64 | 128 |
| *<assoc>* | 1 | 1 | 1 | 1 |
| *<repl>* | l | l | l | l |
| Misses | 11065706 | 10952555 | 11882737 | 14055148 |
| Miss\_rate | 11,28% | 11,16% | 12,11% | 14,32% |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Benchmark** | **GCC\_2** | | | |
| **Instruções** **Executadas** | 263913441 | | | |
| **Instruções L/S Executadas** | 97415861 | | | |
| **Parâmetros** | **Mapeamento associativo**  **(2-way)** | **Mapeamento associativo**  **(2-way)** | **Mapeamento associativo**  **(2-way)** | **Mapeamento**  **associativo (2-way)** |
| **Tam. Bloco = 16 bytes** | **Tam. Bloco = 32 bytes** | **Tam. Bloco = 64 bytes** | **Tam. Bloco = 128 bytes** |
| *Cache Instruções* | *Cache Instruções* | *Cache Instruções* | *Cache Instruções* |
| *<nsets>* | 64 | 32 | 16 | 8 |
| *<bsize>* | 16 | 32 | 64 | 128 |
| *<assoc>* | 2 | 2 | 2 | 2 |
| *<repl>* | l | l | l | l |
| Misses | 69438000 | 42301753 | 27463746 | 18901882 |
| Miss\_rate | 26,31% | 16,03% | 10,41% | 7,16% |
| **Parâmetros** | **Mapeamento associativo** | **Mapeamento associativo** | **Mapeamento associativo** | **Mapeamento associativo** |
| **(2-way)** | **(2-way)** | **(2-way)** | **(2-way)** |
| **Tam. Bloco = 16 bytes** | **Tam. Bloco = 32 bytes** | **Tam. Bloco = 64 bytes** | **Tam. Bloco = 128 bytes** |
| *Cache Dados* | *Cache Dados* | *Cache Dados* | *Cache Dados* |
| *<nsets>* | 64 | 32 | 16 | 8 |
| *<bsize>* | 16 | 32 | 64 | 128 |
| *<assoc>* | 2 | 2 | 2 | 2 |
| *<repl>* | l | l | l | l |
| Misses | 8692563 | 8421861 | 8950807 | 10775292 |
| Miss\_rate | 8,86% | 8,58% | 9,12% | 10,98% |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Benchmark** | **IJPEG\_2** | | | |
| **Instruções Executadas** | 555677520 | | | |
| **Instruções L/S Executadas** | 141855362 | | | |
| **Parâmetros** | **Mapeamento Direto** | **Mapeamento Direto** | **Mapeamento Direto** | **Mapeamento Direto** |
| **Tam. Bloco = 16 bytes** | **Tam. Bloco = 32 bytes** | **Tam. Bloco = 64 bytes** | **Tam. Bloco = 128 bytes** |
| *Cache Instruções* | *Cache Instruções* | *Cache Instruções* | *Cache Instruções* |
| *<nsets>* | 128 | 64 | 32 | 16 |
| *<bsize>* | 16 | 32 | 64 | 128 |
| *<assoc>* | 1 | 1 | 1 | 1 |
| *<repl>* | l | l | l | l |
| Misses | 24289716 | 13104755 | 7404263 | 4447095 |
| Miss\_rate | 4,37% | 2,36% | 1,33% | 0,8% |
| **Parâmetros** | **Mapeamento Direto**  **Tam. Bloco = 16 bytes** | **Mapeamento Direto**  **Tam. Bloco = 32 bytes** | **Mapeamento Direto**  **Tam. Bloco = 64 bytes** | **Mapeamento Direto**  **Tam. Bloco = 128 bytes** |
| *Cache Dados* | *Cache Dados* | *Cache Dados* | *Cache Dados* |
| *<nsets>* | 128 | 64 | 32 | 16 |
| *<bsize>* | 16 | 32 | 64 | 128 |
| *<assoc>* | 1 | 1 | 1 | 1 |
| *<repl>* | l | l | l | l |
| Misses | 24348459 | 23499935 | 31117992 | 28148441 |
| Miss\_rate | 17,14% | 16,54% | 21,90% | 19,81% |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Benchmark** | **IJPEG\_2** | | | |
| **Instruções** **Executadas** | 555677520 | | | |
| **Instruções L/S Executadas** | 141855362 | | | |
| **Parâmetros** | **Mapeamento associativo**  **(2-way)** | **Mapeamento associativo**  **(2-way)** | **Mapeamento associativo**  **(2-way)** | **Mapeamento**  **associativo (2-way)** |
| **Tam. Bloco = 16 bytes** | **Tam. Bloco = 32 bytes** | **Tam. Bloco = 64 bytes** | **Tam. Bloco = 128 bytes** |
| *Cache Instruções* | *Cache Instruções* | *Cache Instruções* | *Cache Instruções* |
| *<nsets>* | 64 | 32 | 16 | 8 |
| *<bsize>* | 16 | 32 | 64 | 128 |
| *<assoc>* | 2 | 2 | 2 | 2 |
| *<repl>* | l | l | l | l |
| Misses | 23887014 | 12816287 | 7207245 | 4221200 |
| Miss\_rate | 4,30% | 2,31% | 1,30% | 0,76% |
| **Parâmetros** | **Mapeamento associativo** | **Mapeamento associativo** | **Mapeamento associativo** | **Mapeamento associativo** |
| **(2-way)** | **(2-way)** | **(2-way)** | **(2-way)** |
| **Tam. Bloco = 16 bytes** | **Tam. Bloco = 32 bytes** | **Tam. Bloco = 64 bytes** | **Tam. Bloco = 128 bytes** |
| *Cache Dados* | *Cache Dados* | *Cache Dados* | *Cache Dados* |
| *<nsets>* | 64 | 32 | 16 | 8 |
| *<bsize>* | 16 | 32 | 64 | 128 |
| *<assoc>* | 2 | 2 | 2 | 2 |
| *<repl>* | l | l | l | l |
| Misses | 22611366 | 21995474 | 22759604 | 23656726 |
| Miss\_rate | 15,91% | 15,48% | 16,02% | 16,65% |

**Resumo:**

* Benchmark GCC\_2:
  + Mapeamento Direto:

1 - Instrução: 2- Dados:

|  |  |
| --- | --- |
| TAMANHO DO BLOCO | PORCENTAGEM (MISS RATE) |
| 16B | 26,71% |
| 32B | 16,35% |
| 64B | 10,69% |
| 128B | 7,39% |

|  |  |
| --- | --- |
| TAMANHO DO BLOCO | PORCENTAGEM (MISS RATE) |
| 16B | 11,28% |
| 32B | 11,16% |
| 64B | 12,11% |
| 128B | 14,32% |

* + Gráfico:
  + Mapeamento Associativo 2-vias:

1 - Instrução: 2 - Dados:

|  |  |
| --- | --- |
| TAMANHO DO BLOCO | PORCENTAGEM (MISS RATE) |
| 16B | 26,31% |
| 32B | 16,03% |
| 64B | 10,41% |
| 128B | 7,16% |

|  |  |
| --- | --- |
| TAMANHO DO BLOCO | PORCENTAGEM (MISS RATE) |
| 16B | 8,86% |
| 32B | 8,58% |
| 64B | 9,12% |
| 128B | 10,98; % |

* + Gráfico:
* Gráfico comparando:
* Benchmark JPEG\_2:
  + Mapeamento Direto:

1 - Instrução: 2 - Dado:

|  |  |
| --- | --- |
| TAMANHO DO BLOCO | PORCENTAGEM (MISS RATE) |
| 16B | 4,37% |
| 32B | 2,36% |
| 64B | 1,33% |
| 128B | 0,8% |

|  |  |
| --- | --- |
| TAMANHO DO BLOCO | PORCENTAGEM |
| 16B | 17,14% |
| 32B | 16,54% |
| 64B | 21,90% |
| 128B | 19,81% |

* + Gráfico:
  + Mapeamento Associativo de 2-vias:

1 - Instrução: 2 - Direto

|  |  |
| --- | --- |
| TAMANHO DO BLOCO | PORCENTAGEM (MISS RATE) |
| 16B | 4,3% |
| 32B | 2,31% |
| 64B | 1,30% |
| 128B | 0,76% |

|  |  |
| --- | --- |
| TAMANHO DO BLOCO | PORCENTAGEM |
| 16B | 15,91% |
| 32B | 15,48% |
| 64B | 16,02% |
| 128B | 16,65% |

* + Gráfico:
* Gráfico comparando:

Para os estudos de caso utilizados o aumento do tamanho do bloco apresentou ganhos para instruções e perdas para dados. Como há um aumento do tamanho do bloco, naturalmente o conjunto das informações diminuísse. Ou seja, os dados e instruções vindos da memória principal são mapeados com um menor número de bits.

**Tarefa 4 – Verificar o uso de caches unificadas e separadas**

|  |  |  |  |
| --- | --- | --- | --- |
| **Benchmark** | **GCC\_2** | | |
| **Instruções** **Executadas** | 263913441 | | |
| **Instruções L/S Executadas** | 97415861 | | |
| **Parâmetros** | **Mapeamento Direto** | | |
| *Cache Instruções (L1)* | *Cache Instruções unificada com Dados (UL1)* | *Cache Instruções (L1)* |
| *<nsets>* | 128 | 256 | 128 |
| *<bsize>* | 128 | 128 | 128 |
| *<assoc>* | 1 | 1 | 1 |
| *<repl>* | l | l | l |
| Misses | 9575390 | 11888920 | 9575390 |
| Miss\_rate | 3,63% | 3,28% | 3,63% |
| **Parâmetros** | **Mapeamento Direto** | | |
| *Cache Instruções (L2)* | *Cache Instruções (L2)* | *Cache Instruções unificada com Dados (UL2)* |
| *<nsets>* | 128 | - | 256 |
| *<bsize>* | 128 | - | 128 |
| *<assoc>* | 1 | - | 1 |
| *<repl>* | l | - | l |
| Misses | 9575390 | - | 8325966 |
| Miss\_rate | 100% | - | 67,33% |
| **Parâmetros** | **Mapeamento Direto** | | |
| *Cache Dados (L1)* | *Cache Instruções unificada com Dados (UL1)* | *Cache Dados (L1)* |
| *<nsets>* | 256 | 256 | 256 |
| *<bsize>* | 128 | 128 | 128 |
| *<assoc>* | 1 | 1 | 1 |
| *<repl>* | l | l | l |
| Misses | 2198384 | 11888920 | 2198384 |
| Miss\_rate | 2,24% | 3,28% | 2,24% |
| **Parâmetros** | **Mapeamento Direto** | | |
| *Cache Dados (L2)* | *Cache Dados (L2)* | *Cache Instruções unificada com Dados (UL2)* |
| *<nsets>* | 256 | - | 256 |
| *<bisize>* | 128 | - | 128 |
| *<assoc>* | 1 | - | 1 |
| *<repl>* | l | - | l |
| Misses | 2198384 | - | 8325966 |
| Miss\_rate | 76,34% | - | 67,33% |

|  |  |  |  |
| --- | --- | --- | --- |
| **Benchmark** | **IJPEG\_2** | | |
| **Instruções** **Executadas** | 555677520 | | |
| **Instruções L/S Executadas** | 141855362 | | |
| **Parâmetros** | **Mapeamento Direto** | | |
| *Cache Instruções (L1)* | *Cache Instruções unificada com Dados (UL1)* | *Cache Instruções (L1)* |
| *<nsets>* | 128 | 256 | 128 |
| *<bsize>* | 128 | 128 | 128 |
| *<assoc>* | 1 | 1 | 1 |
| *<repl>* | l | l | l |
| Misses | 913038 | 4648535 | 913038 |
| Miss\_rate | 0,16% | 0,67% | 0,16% |
| **Parâmetros** | **Mapeamento Direto** | | |
| *Cache Instruções (L2)* | *Cache Instruções (L2)* | *Cache Instruções unificada com Dados (UL2)* |
| *<nsets>* | 256 | - | 256 |
| *<bsize>* | 128 | - | 128 |
| *<assoc>* | 1 | - | 1 |
| *<repl>* | l | - | l |
| Misses | 913038 | - | 1777583 |
| Miss\_rate | 100% | - | 65,60% |
| **Parâmetros** | **Mapeamento Direto** | | |
| *Cache Dados (L1)* | *Cache Instruções unificada com Dados (UL1)* | *Cache Dados (L1)* |
| *<nsets>* | 256 | 256 | 256 |
| *<bsize>* | 128 | 128 | 128 |
| *<assoc>* | 1 | 1 | 1 |
| *<repl>* | l | l | l |
| Misses | 1318550 | 4648535 | 1318550 |
| Miss\_rate | 0,93% | 0,67% | 0,93% |
| **Parâmetros** | **Mapeamento Direto** | | |
| *Cache Dados (L2)* | *Cache Dados (L2)* | *Cache Instruções unificada com Dados (UL2)* |
| *<nsets>* | 256 | - | 256 |
| *<bisize>* | 128 | - | 128 |
| *<assoc>* | 1 | - | 1 |
| *<repl>* | l | - | l |
| Misses | 1318550 | - | 1777583 |
| Miss\_rate | 73,39% | - | 65,60% |
|  |  |  |  |

* Gráficos:
  + Benchmark GCC\_2:
* Gráficos:
  + Benchmark JPEG\_2:

Até um certo tamanho, a vantagem fica com a cache unificada, pois a cache tende a equilibrar as buscas por instruções dados, ou seja, se a CPU tende a buscar mais instruções, a cache vai armazenar mais instruções. A mesma coisa acontece se a CPU busca mais dados. Como mostrado no nosso estudo a cache unificada obteve uma leve vantagem sobre a cache separada.